



PATENT ABSTRACTS OF JAPAN

(11)Publication number: 05300338

(43)Date of publication of application: 12.11.1993

(51)Int.Cl.

H04N 1/04

(21)Application number: 04098057

(22)Date of filing: 17.04.1992

(71)Applicant:

RICOH CO LTD

(72)Inventor:

NAGATSUMA TORU

SHIMADA KAZUYUKI

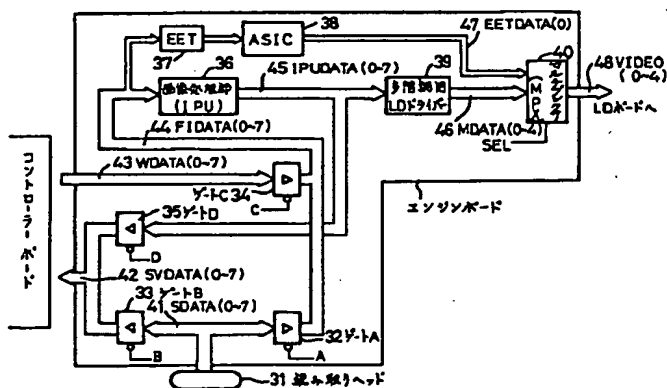
HAYASHI TAKAMASA

(54) COMPOUND MACHINE

(57)Abstract:

PURPOSE: To save a required memory capacity and to attain high speed processing in the processing of picture data read by a scanner section in the compound machine such as a digital copying machine.

CONSTITUTION: The machine is provided with a gate A32 used to send directly SDATA 41 read by a read head 31 to a printer section, a gate B33 used to send the data to a controller board, a gate C34 for WDATA 43 sent from a controller to the printer section, and a gate D35 sending IPUDATA 45 after passing through a picture processing section 36 to the controller board, controls the switching of each of the gates A-D in response to the various operation modes to select a transmission path of picture data.



(2) 多数枚コピーにおいては、④、まず、データA32およびデータD32の両方から、結合部HのD1779に示すように、結合部Hの組合と同一の

である。I P U36において2値化処理が行われI P UDATA_{ω45}のみが有効となりデータD3を介してS VDATA_{ω42}としてコントローラーボード上のVRAMに搬送される。⑤ 次にデータC34のみが聞かれる。コントローラーボードから搬送されたWDATA_{ω10}のみが有効となりWDATA_ωのみが有効となり出力される。このサイクルを必要枚数分繰り返す。

[illegible]

(4) フラクシリ送信モードにおいては上記(2)の③と同じであり、また、フラクシリ受信モードにおいても同様である。

【例4】

PUDATA_(0,1,2,3,4,5), SVDATA ★ [0015]

【0016】(5) フリッターモードにおいては、ポート C3 のみが開かれる。コントローラ—(図示せず)から転送された WDATA_(0,1,2,3,4,5,6,7) は FIDAT A_(0,1,2,3,4,5,6,7) から IPUDAT A_(0,1,2,3,4,5,6,7) 45, MDATA_(0,1,2,3,4,5,6,7) 46 に至る多値経路と、FIDAT A_(0,1,2,3,4,5,6,7) 44 から E TDATA_(0,1,2,3,4,5,6,7) 47 に至る 2 値経路を経て、マルチフレクシブルなデータバス 10 を介して、図 5 のように、各ポートに送られる。図 5 は本発明の実施例におけるコントローラ—ポートに対する有線接続を示したものである。図 5 に示すポートの関係を示したものである。図 5 に示すポートの関係を示したものである。

サ40として2面の場合はEETDATTAAの47が、多
 数の場合はMDATTAAの1,2,3,46が選択されてV
 IDEO(00117)次に本発明の他の実施例について図4を参
 照して説明する。図4は7ビットシフトオアおよびVIDE
 O(00117)に機能を追加したものである。すなわ
 ち、ASIC38(図2)の内部のCPUによって図4中の
 信号SPSELを制御することにより、SPSELがL
 OWの時は読み取り副主査有効幅信号(SFGATE)お
 よび読み取り主査査有効幅信号(SLGATE)を有効と
 してVIDEO(00117)の制御を行う。また、SP
 SELがHIGHの時には7ビット副主査有効幅信号(P
 PFGATE)および7ビット主査有効幅信号(P
 LGATE)を有効としてVIDEO(00117)の制御

50

C、Dはそれぞれ図2に示したゲートB33
 およびゲートD35を制御する信号であり、こ
 のなることにより33はゲートが開くも
 になる。ゲートB33もしくはゲートD35が理
 みコントローラポートに対するSFGATEはア
 LGATEはアクテイングになることが可能
 だ。ゲートC34が開いている時のみコン
 トラに対するPFGATEおよびPLGATE
 になることが可能となる。なお、エンジ
 ングにおいては各ゲートの状態にかかわらずS
 LGATE、PFGATE、PLGATE、エンジ
 ングポート内部の制御に必要な各
 らの信号を使用することが可能である。

【0019】 図6は本発明の実施例における

(1PU)の入力前段および出力後段にフラスコインフーズトアウト(FIFO)機能を追加した場合を示したものである。図6において、FIFO(15)のF0とFIFO(16)のF1はIPUS6の動作タイミングにより固定速度で動作する。FIFO(16)のF1はスキャンからデータを取り込まれている時(図2でデータA32が閉じられている時)には読み取りヘッF31(図2)の動作タイミング(図6)の信号Aがセレクトされて(2)に動作する。また、コントローラポートからデータを取り込まれている時(図2でデータC34が開いている時)にはコントローラポートからWDATA(10,11,12,13,14,15)が送られるタイミング(図6)の信号Bがセレクトされて(2)に動作する。次にFIFO(16)はコントローラポートにデータを送る際(図2でデータD35が開いている時)にはコントローラポートにSVDATA(16,17,18,19,20,21)に送られるタイミング(図6)の信号Cがセレクトされて(2)に動作する。また、フロッピーにデータを送る際(図2でデータD35が開いている時)にはフロッピーの動作に合わせたタイミング(図6)の信号Dがセレクトされて(2)に動作する。

[0020] 図7は本発明の他の実施例においてIPUDATA(10)および(11)に位相制御信号S₀, S₁が割りつけられた場合を示したものである。画像処理部(1PU)36(図2)はその出力データ(IPUDATA(10,11,12,13,14,15))のうち位相制御用の情報をいすれかのビット(一般的にはIPUDATA(10)およびIPUDATA(11))に割り付けて出力する。また、位相制御用の情報S₀, S₁として多階層用LDドライバ(39)に与えられ、S₀, S₁情報とD₀~D₁に与えられる画像データによってレーザダイオードの点灯時間と発光パワーをコントロールするためのデータ(MDATA(10,11,12,13,14,15))を生成出力するものである。本実施例においては、IPUDATA(10)およびIPUDATA(11)の二つの位相制御用の情報S₀, S₁を有効とする場合には、SEL信号をHIGHとし各マルチプレクサのB側に入力される信号を有効とすることにより、多階層用LDドライバ(39)D₀~D₁には画像信号としてIPUDATA(10,11,12,13,14,15)を入力し、また多階層用LDドライバ(39)D₀, D₁はランレベルに固定しかつ位相制御入力のS₀, S₁にはIPUDATA(10), (11)を入力する。また、コントローラポートから送られるS₀, S₁の情報を有効とする場合には、SEL信号をLOWとし各マルチプレクサのA側に入力信号を有効とすることにより、IPUDATA(10,11,12,13,14,15)はすべて多階層用LDドライバ(39)D₀~D₁に画像信号としてコントラクトされ、かつコントローラポートから送られるS₀, S₁信号が多階層用LDドライバ(39)D₀, S₁入力にコントラクトされる。この場合IPUを画像未処理モードに設定する(あるいはIPUを取り除く)ことにより、コントローラ

ラから転送される画像信号8ビットおよび位相制御信号2ビットは、IPUにて処理されることなく直接多階層用LDドライバ(39)に入力されるのでコントローラポート上にて画像処理を行いたい場合に際しては有効であり、コントローラポートを設計する際の自由度が増加する。

[0021] 本発明は上記各実施例から明らかなように以下に示す効果を有する。

- (1) 各動作モードに応じて画像データの転送経路を最適化し、かつ必要に応じて画像データを多値データから2値データに変換しているの装置の処理速度を向上せしめるとともに必要なメモリー量を削減することができる。
- (2) 上記の選択された転送経路においてスキャン部もしくは画像処理部からコントローラポートに対する転送経路が閉じている時はコントローラポートに制御信号を与えることができる。また、コントローラポートからフロッピーに対する転送経路が開いている時にはコントローラポートに制御信号を与えることができるので、コントローラポート上のメモリー管理を容易にしている。
- (3) 画像処理部の入力および出力タイミングは一定とし、FIFO(16)のF1の入力タイミングをコントローラポートとスキャン部からデータ転送される場合で切り換えて制御しているの出力データの速度を変換する負担をなくしている。また、FIFO(16)のF0の出力タイミングをコントローラポートとフロッピー部にデータを送る場合で切り換えて制御しているので出力データの速度を変換する負担をなくしている。従って、処理速度の異なる画像処理部を接続することができる。(4) フロッピーポート用データとして2値データと多値データを切り換え、そのいずれかをVIDEO(10,11,12,13,14,15)としており、かつその際に2値データは多ビットに変換することと各々の場合のレーザダイオード点灯タイミングを扱うことなく共通のレーザダイオードドライバ回路を使用することができる。(5) 各モードに応じてフロッピーポート用データに対し有効データ域を切り換えて、各々の非有効データ域に対しては白をフロッピーポートするようにフロッピーポート用のデータを制御しているの、どのデータ転送経路を通じて画像データに對してもそのデータの非有効画像域については不定とすることができ、(6) フロッピー位相制御信号をコントローラポートから画像処理部の出力データ(IPUDATA(10,11,12,13,14,15))の任意のビットからも選択を可能としているので、コントローラポートのバリエーションおよび画像処理部の仕様にかかわることなく位相制御信号を得ることができ。

である。

[図2] 本発明の一実施例におけるエンジンポート(フロッピー)部のブロック図である。

[図3] 図2のマルチプレクサの回路図である。

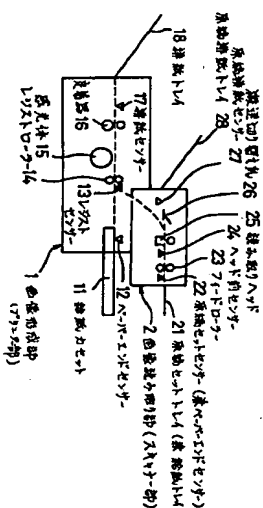
[図4] 図2のマルチプレクサおよびVIDEOに機能を追加した例を示した図である。

[図5] 本発明の一実施例におけるエンジンポート(フロッピー)部からコントローラポートに対する有効画像域を示す信号の関係における画像処理部の入力前段および出力後段にフラスコインフーズトアウト機能を追加した図である。

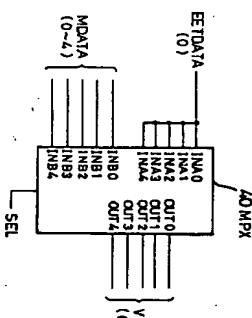
[図7] 本発明の他の実施例において画像処理データ(IPUDATA(10), (11))に位相制御信号(S₀, S₁)が割りつけられた場合を示す図である。

[符号の説明]

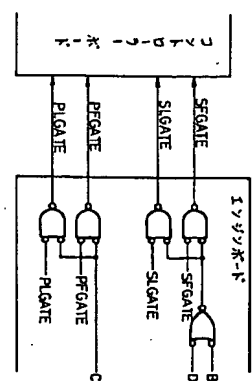
1...画像形成部(フロッピー)部、 2...画像読み取り部(スキャン部)、 11...給紙カセット、 12...ペーパーエンボスセンサ、 13...レジストセンサ、 14...レジストローラ、 15...感光体、 16...定着器、 17...排紙センサ、 18...排紙トレイ、 21...所蔵セットトレイ



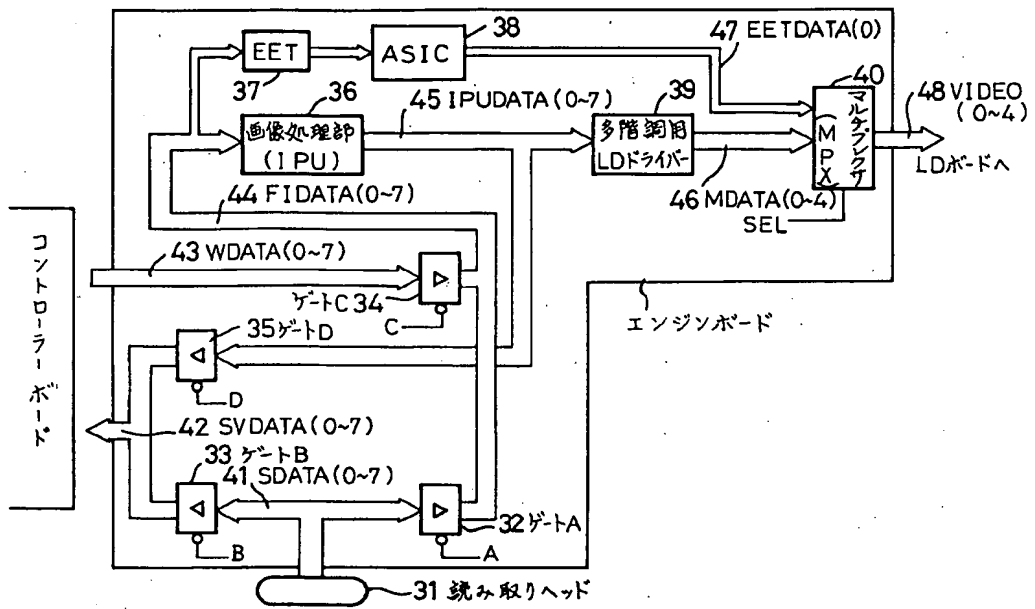
[図3]



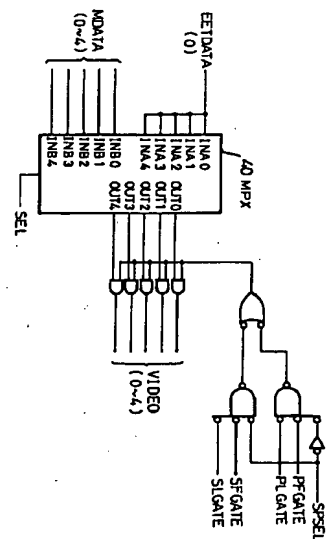
[図6]



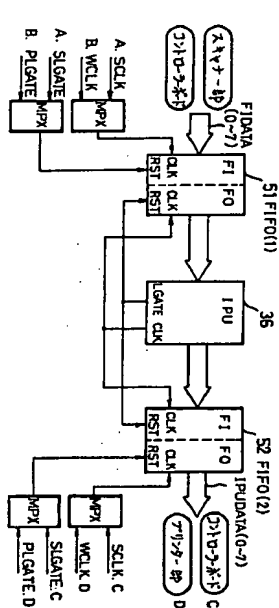
(葉紙トレイ) 22...所蔵セットセンサ(葉紙センサー) 23...フロッピーローラ、 24...ヘッパシセンサ、 25...読み取りヘッパ、 26...搬送切り替え爪、 27...原稿排紙センサ、 28...原稿排紙トレイ、 32...データA、 33...データB、 34...データC、 35...データD、 36...画像処理部(IPU)、 37...エンジンポート、 38...前部IC(CASIC)、 39...多階層用LDドライバ、 40...マルチプレクサ、 41...読み取りヘッパからの受けデータ(SDAT A(10,11,12,13,14,15))、 42...コントローラポートに対する受け渡しデータ(SVDATA(16,17,18,19,20,21))、 43...書き込みデータ(WDATA(10,11,12,13,14,15))、 44...画像処理前データ(FIDATA(10,11,12,13,14,15))、 45...画像処理データ(IPUDATA(10,11,12,13,14,15))、 46...多階層用処理済み書き込みデータ(MDATA(10,11,12,13,14,15))、 47...エンジンポートデータ(2値データ)(EETDATA(10))、 48...レーザダイオード点灯用データ(VIDEO(10,11,12,13,14,15))、 51...フラスコインフーズトアウト(FIFO(16))、 52...FIFO(16)。



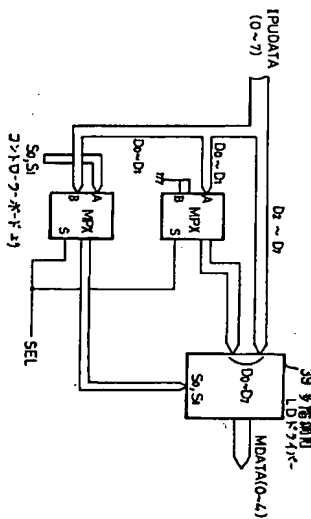
【図2】



【図4】



【図6】



【図7】